

Vedecká rada Fakulty elektrotechniky a informatiky
Slovenskej technickej univerzity v Bratislave

Ing. Roman Lupták

Autoreferát dizertačnej práce

Výskum vlastností materiálov pre pokročilé MOS štruktúry

na získanie vedecko-akademickej hodnosti philosophiae doctor

vo vednom odbore doktorandského štúdia:
26-35-9 Elektrotechnológia a materiály

Bratislava, 2008

Dizertačná práca bola vypracovaná v dennej forme doktorandského štúdia na Elektrotechnickom ústave Slovenskej Akadémie Vied v Bratislave

Predkladateľ: Ing. Roman Lupták
EIÚ SAV, Dúbravská cesta 9, 841 04 Bratislava

Školiteľ: Ing. Karol Fröhlich, DrSc.
EIÚ SAV, Dúbravská cesta 9, 841 04 Bratislava

Oponenti: Prof. Ing. Peter Ballo, PhD.
KF FEI, STU Bratislava

Prof. RNDr. Josef Humlíček, CSc.
ÚFKL Př.F, MU Brno

Prof. Dionyz Pogany
Institut für Festkörperelektronik, TU Viedeň

Autoreferát bol rozoslaný dňa: 6. 11. 2008

Obhajoba dizertačnej práce sa koná dňa: ...9. 1. 2009.....
o ..9,30..... hod. pred komisiou pre obhajobu dizertačnej práce v odbore doktorandského štúdia 26-35-9
Elektrotechnológia a materiály vymenovanou predsedom spoločnej odborovej komisie na Elektrotechnickom
ústave SAV, Dúbravská cesta 9 v zasadačke ústavu.

Predseda spoločnej odborovej komisie:
Prof. Ing. Juraj Banský, PhD
FEI TU
040 01 Košice

Úvod

Od roku 1965 rastie hustota tranzistorov v integrovaných obvodoch CMOS technológie podľa tzv. Moorovho zákona, to znamená, že každých 18 mesiacov sa táto hustota zvýši na dvojnásobok. Týmto je vyjadrená obrovská rýchlosť, s akou napreduje miniaturizácia elektronických súčiastok, pretože hustota súčiastok na čipe je dosahovaná najmä pomocou zmenšovania ich rozmerov. Dnes sa už vyrábajú integrované obvody s tranzistormi, ktorých charakteristický rozmer je 45 nm.

Technológia výroby tranzistorov riadených poľom má prívlastok kremíková, keďže Si je majoritne využívaný skoro pri každej súčasti tranzistora. Najhlavnejšia štruktúra tohto tranzistora je vlastne kondenzátor pozostávajúci z kovovej elektródy (silne dotovaný polykryštalický Si), izolačnej vrstvy (oxid kremičitý, SiO₂) a samotného polovodiča (Si). Predstava zmenšovania rozmerov tranzistora spočíva v takzvanom škálovaní konštantného poľa. Zámer je teda znižovať zároveň v horizontálnom i vertikálnom smere a tým dosiahnuť porovnateľné elektrické vlastnosti celého tranzistora.

V súčasnosti však stenčovanie SiO₂ vrstvy, ktorej izolačné vlastnosti môžeme považovať skoro za ideálne pre použitie v poľom riadenom tranzistore, už dosahuje svoje fyzikálne hranice. Pri tak miniatúrnych rozmeroch a pri hrúbkach na úrovni približne 1.5 nm sa začínajú výrazne prejavovať nežiaduce kvantové efekty, ktoré zapríčinia stratu izolačných vlastností SiO₂. Riešením sa javí byť nahradenie oxidu kremičitého v existujúcich technológiách inými materiálmi s vhodnejšími vlastnosťami. Izolačné vrstvy SiO₂ môžu nahradiť materiály s vysokou hodnotou relatívnej permitivity, tzv. „high- κ “ dielektriká. Pri použití takýchto materiálov nesmieme zabudnúť na kompatibilitu s ostatnými materiálmi použitými v CMOS technológii. Ukazuje sa, že okrem materiálu izolačnej vrstvy treba uvažovať aj s novým materiálom pre hradlovú elektródu. Predmetom výskumu je v súčasnosti výber nových materiálov a optimalizácia technologického procesu pre novú generáciu unipolárnych polovodičových prvkov a integrovaných obvodov.

V poslednom období sa začalo skúmať veľké množstvo nových tenkovrstvových materiálov a technológií. Požiadavky na vlastnosti týchto alternatívnych materiálov indikujú, že kľúčovými vlastnosťami pre výber alternatívnych materiálov sú [1]:

- vysoká hodnota permitivity κ izolačnej vrstvy,
- dostatočná hodnota šírky zakázaného pásma, ako aj rozdiel spodných okrajov valenčných ΔE_V a vodivostných pásov ΔE_C dielektrika s kremíkom,
- termodynamická stabilita na Si a s tým spojená kompatibilita všetkých materiálov, ktoré budú používané v CMOS tranzistoroch,
- kvalita rozhrania, izolant-polovodič,
- nízky poruchový náboj a
- nízka hustota zvodových prúdov.

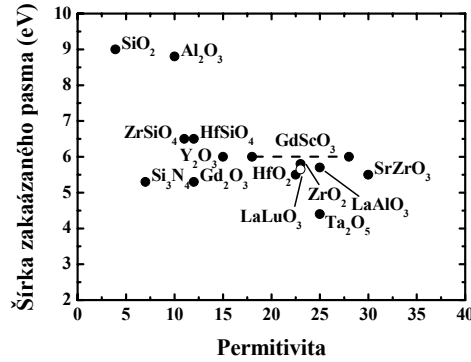
V priebehu roku 2007 zaviedla firma Intel a následne najväčší svetoví producenti mikroelektronických komponentov (IBM, AMD, ST Microelectronics) do výroby čipy s poľom riadenými tranzistormi využívajúce alternatívne dielektrické vrstvy na báze Hf oxidov (HfO₂, HfSiO_x). Bol urobení dôležitý krok na ceste k ďalšej miniaturizácii elektronických obvodov na báze tranzistorov riadených poľom. Výskum v tejto oblasti však pokračuje. Cieľom je nájsť materiály, ktoré by ešte lepšie nahradili dielektrickú vrstvu SiO₂ pre tranzistory s charakteristickým rozmerom menším ako 45 nm.

Súčasný stav problematiky

Základná požiadavka na alternatívne dielektrické materiály je vysoká hodnota permitivity, čo splňa pomerne veľa jednozložkových i viaczložkových oxidov. Permitivita nesmie byť však príliš veľká, pretože by spôsobila vysoké elektrické pole pri kolektore (D) a ovplyvnila by negatívne funkčnosť MOSFET tranzistora. Pre porovnanie elektrických vlastností „high- κ “ materiálov s SiO₂ zavádzame nový parameter *CET* (t.j. kapacitná ekvivalentná hrúbka oxidu), ktorá nám udáva aká ekvivalentná hrúbka SiO₂ odpovedá hodnote kapacity pri použití „high- κ “ dielektrika. Kapacita, ktorá reprezentuje dielektrickú vrstvu C_{OX}, možno charakterizovať ako

$$C_{OX} = \frac{\epsilon_0 \kappa}{t_{OX}} A \quad (1)$$

kde *A* je plocha kovovej elektródy, *t_{OX}* je hrúbka dielektrickej vrstvy a κ je hodnota relatívnej permitivity dielektrika.



Obr. 1 Relatívna permitivita κ verzus veľkosť zakázaného pásma alternatívnych oxidov [4].

Vzťah pre kapacitu alternatívneho dielektrika C_{OX} možno vyjadriť aj pomocou výrazov CET a κ_{SiO_2} ($= 3.9$ relatívna permitivita SiO_2). Výraz CET predstavuje ekvivalentnú hodnotu hrúbky oxidovej vrstvy SiO_2 , ktorá je potrebná na dosiahnutie rovnakej kapacity ako s použitím „high- κ “ dielektrikom.

$$CET = \frac{3.9\epsilon_0}{C_{OX}} A \quad (2)$$

Ilustrujme teraz princíp náhrady SiO_2 vrstvy alternatívnym dielektrikom s vysokou hodnotou permitivity. Dosadením vzťahu (1) do vzťahu (2) dostávame:

$$\frac{CET}{\kappa_{SiO_2}} = \frac{t_{high-\kappa}}{\kappa_{high-\kappa}} \Rightarrow t_{high-\kappa} = \frac{\kappa_{high-\kappa}}{\kappa_{SiO_2}} CET = \frac{\kappa_{high-\kappa}}{3.9} CET \quad (3)$$

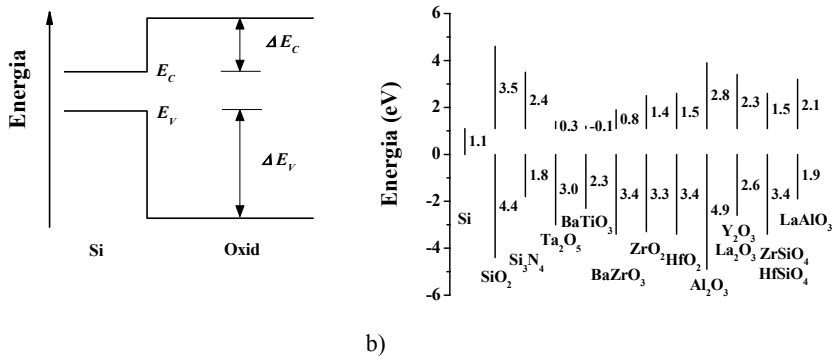
kde fyzická hrúbka alternatívneho dielektrika je $t_{high-\kappa}$ a hodnota permitivity dielektrika je $\kappa_{high-\kappa}$, hodnota permitivity SiO_2 je κ_{SiO_2} . Zo vzťahu (3) je zrejmé, že ak použijeme napríklad dielektrikum s relatívnou permitivitou $\kappa_{high-\kappa} \sim 16$, potom hrúbka vrstvy pre $CET = 1$ nm dosahuje fyzickú hrúbku ~ 4 nm.

Skúmaným kovovým oxidom [2, 3] hodnota šírky zakázaného pásma klesá s rastúcou hodnotou permitivity, Obr. 1. Stabilita a dostatočný rozdiel spodných okrajov vodivostných a valenčných pásov dielektrika s Si obmedzuje výber oxidov iba so širokým zakázaným pásmom a relatívne nízkou permitivitou (< 30).

Na Obr. 2a) je schematicky znázornený rozdiel spodných okrajov vodivostného pásu dielektrika s polovodičom ΔE_C ako aj rozdiel spodných okrajov valenčného pásu polovodiča s dielektrikom ΔE_V . Pre väčšinu materiálov je hodnota ΔE_C menšia ako ΔE_V a preto ďalej budeme uvažovať iba s hodnotou ΔE_C za predpokladu, že ΔE_V je vždy väčšia. Šírka zakázaného pásma E_G uvažovaného materiálu musí mať dostatočne veľkú hodnotu. E_G pre Si je 1.1 eV a ak uvažujeme výšku bariéry $\Delta E_C > 1$ eV, ktorá zabráni tunelovacím procesom, potom požiadavka na E_G dielektrika bude minimálne 4 – 5 eV [4].

Na Obr. 2b) môžeme vidieť schematické znázornenie polôh energetických pásov a počítaný ΔE_C aj ΔE_V rôznych oxidov (dielektrických vrstiev). Výpočty ukazujú, že mnoho kovových oxidov a súbor oxidových materiálov ako sú Ta_2O_5 a $BaTiO_3$ s vysokou hodnotou permitivity $\kappa > 90$, majú ΔE_C menšie než 0.5 eV. Ako sme diskutovali vyššie, hodnota ΔE_C dielektrika s Si menšia ako 1.0 eV je nevyhovujúca a takýto materiál nie je vhodný pre CMOS aplikácie. Vedie to k neakceptovateľne veľkej hodnote hustote zvodového prúdu vďaka tepelnej emisii elektrónov ponad bariéru [2, 5].

Všetky potenciálne vhodné dielektriká s veľkou hodnotou permitivity κ a dostatočnou hodnotou E_G spolu s ΔE_C musia byť termodynamicky stabilné s Si. Dôležitú rolu hrá prirodzene rozhranie medzi dielektrickou vrstvou a Si, ktoré výrazným spôsobom ovplyvňuje a určuje elektrické vlastnosti. Nestabilné rozhranie v kontakte s Si má veľa so skúmaných materiálov, ktoré reagujú s Si a vytvárajú neželanú medzivrstvu. Parameter reprezentujúci kompatibilitu oxidovej (izolačnej) vrstvy so substrátom Si, je plošná hustota pascí rozhrania D_{it} . Jeho hodnota nám prezradí kvalitu rozhrania medzi novým alternatívnym materiálom izolačnej vrstvy a Si. Tento parameter je pre „high- κ “ materiály kritický. Väčšina „high- κ “ materiálov dosahuje hodnotu D_{it} o 2-3 rády vyššiu akú dosahuje zatiaľ považované za neprekonané rozhranie medzi SiO_2/Si ($D_{it} = 2 \times 10^{10} \text{ eV}^{-1} \text{ cm}^{-2}$). Preto pre všetky nové hradlové dielektriká hrá dôležitú úlohu optimalizácia rozhrania s Si. Poruchy rozhrania totiž výrazným spôsobom ovplyvňujú pohyblivosť nosičov náboja v kanáli. Ako sme uviedli vyššie viaceré z vyšetovaných materiálov vytvára nestabilné rozhranie s Si a medzi oxidom a Si tak vzniká nežiadúca medzivrstva. Samozrejme pri prítomnosti medzivrstvy SiO_2 s nízkou hodnotou permitivity, nedosiahneme



Obr. 2 a) Znáornenie rozdielu spodných okrajov energetických pásov. b) Počítané posuvy energetických pásov pre niektoré oxidy na Si [5].

najväčšiu možnú hodnotu hradlovej kapacity MOS štruktúry. Tento efekt redukcie kapacity si môžeme predstaviť ako sériovú kombináciu dvoch kondenzátorov, pričom nižšia kapacita výrazne ovplyvňuje výslednú kapacitu štruktúry. Z toho dôvodu nedosiahneme ani maximálnu možnú hodnotu CET . Výsledná kapacita dvoch dielektrík C_{total} , zapojených v

sérii je daná vzťahom

$$\frac{1}{C_{total}} = \frac{1}{C_1} + \frac{1}{C_2} \quad (4)$$

Kde C_1 a C_2 sú hodnoty kapacít jednotlivých vrstiev. Ak uvažujeme, že spodná vrstva bude SiO_2 dielektrikum s nízkou hodnotou permitivity (3.9) a vrchná vrstva bude „high- κ “ dielektrikum, potom rovnicu (3) možno prepísať na tvar

$$CET = t_{SiO_2} + \frac{3.9}{\kappa_{high-\kappa}} t_{high-\kappa} \quad (5)$$

Z rovnice vyplýva, že minimálna hodnota CET , ktorú vieme dosiahnuť nebude v žiadnom prípade menšia ako hodnota hrúbky SiO_2 medzivrstvy t_{SiO_2} . Ak by sme do tohto výpočtu zakomponovali i kvantovo mechanické efekty dostali by sme výraz pre ekvivalentnú hrúbku SiO_2 (EOT).

I keď by sa mohlo zdať, že to bude spôsobovať problém pri dosahovaní čo najnižšej hodnoty EOT , musíme však uvážiť problém s rozhraním medzi novým materiálom dielektrika a Si substrátom. Mnohí už akceptovali nutnosť SiO_2 medzivrstvy s kontrolovanou hrúbkou vďaka najlepšiemu rozhraniu SiO_2/Si . Pri použití hrúbky SiO_2 medzivrstvy niekoľko desiatín nanometra, sa bude dať dosiahnuť želaná nízka hodnota EOT pod 1 nm [25].

Jasný cieľ ktoréhokoľvek „high- κ “ dielektrika je dosiahnuť dostatočne vysoko kvalitné rozhranie s Si. Je veľmi ťažko si predstaviť ktorýkoľvek materiál tvoriaci lepšie rozhranie ako SiO_2/Si , keď sa D_{it} pre „high- κ “ materiály pohybuje na úrovni $\sim 10^{11}-10^{12} \text{ eV}^{-1}\text{cm}^{-2}$ a dokonca i rozdiel napätia vyrovnaných pásov pri hysteréznom meraní $C-U$ krivky je väčší než 300 mV (pripisuje sa hustote fixného náboja $> 10^{12} \text{ cm}^{-2}$ na rozhraní). Navyše, niektoré oxidy umožňujú difúziu kyslíka, ktorý spôsobuje tvorbu SiO_2 , prípadne SiO_2 obsahujúcu medzivrstvu na rozhraní s Si. Ďalším potenciálnym problémom „high- κ “ materiálov môže byť tepelné spracovanie v redukčnej atmosfére formovacieho plynu (typicky 90% N_2 , 10% H_2), ktoré sa bežne používa na pasiváciu rozhrania pomocou atómov vodíka. Niektoré oxidy totiž zredukovali svoju hustotu po žíhaní za prítomnosti H_2 . Ukazuje sa, že ideálna MOS štruktúra by mala obsahovať rozhranie s niekoľkými atómovými vrstvami Si-O (a popriprade aj -N) a tvoriť tak pseudobinárnu vrstvu. Takáto vrstva by mala zabezpečiť dostatočne vysokú kvalitu rozhrania spolu s vyššou hodnotou permitivity a rôzne „high- κ “ dielektriká by boli nanášané na spomínanú tenkú medzivrstvu.

Poruchy v oxidoch sú kritickým parametrom pre funkčnosť dielektrickej vrstvy. Poruchy v SiO_2 sú veľmi dobre preštudované, predstavujú väčšinou voľné väzby Si a O atómov a kyslíkové vakencie známe ako E' centrá. Hustota porúch v SiO_2 je veľmi malá, pretože kohézná energia tvoriaca defekty je veľká a taktiež pretože pružnosť systému dovoľuje poruchy obnoviť. Poruchy v „high- κ “ dielektrikách ešte neboli podrobne prebádané. Je ale známe, že sú to kovové a kyslíkové vakencie a kyslíkové intersticiály [5].

Prvými kandidátmi pre náhradu SiO_2 vrstvy sú oxidy Hf a Zr, nielen pre vysokú hodnotu dielektrickej konštanty, dobrú termodynamickú stabilitu, ale zároveň aj vďaka dostatočne veľkej šírke zakázaného pásma, Obr. 1. Bohužiaľ tieto oxidy netvoria tak dobré sklené štruktúry ako SiO_2 a majú tendenciu kryštalizovať v niektorom prípade už od 550 °C. Silikáty alebo alumináty týchto materiálov ako sme diskutovali vyššie budú môcť byť tak isto použité namiesto ich čistých oxidov a to vďaka horšej schopnosti kryštalizovať. Treba však poznamenať, že na úkor nižšej hodnoty relatívnej permitivity. Firma Intel® dnes už používa v 45 nm nóde ako dielektrické vrstvy na báze hafnia, pravdepodobne sú to HfO_2 alebo $HfSiO_x$ [9]. I keď v práci D.G. Schlom et. al [4] uvádzali hodnotu permitivity pre HfO_2 iba 22 autori J. Zhu et. al [11] ukázali, že hodnota permitivity pre amorfnú štruktúru je 26. J. Robertson v publikácii [10] vypočítal pre HfO_2 aj $HfSiO_4$ rovnaké hodnoty

$\Delta E_C \sim 1.5$ eV a $\Delta E_V \sim 3.4$ eV. Pri meraní hustoty zvodového prúdu J. Zhu et. al získali pre hrúbku vrstvy 5 nm ($EOT \sim 1.26$ nm) hodnotu 2.2×10^{-3} A/cm², ktorá je viac ako tri rády lepšia v porovnaní s SiO₂. Skúmaním tepelnej stability HfO₂ sa zistilo, že vrstva začína kryštalizovať do polykryštalickej monoklinickej fázy už pri teplote 550 °C [11, 12]. V prácach Y. Senzaki et. al [13] a S. Van Elshocht et. al [14] skúmali vrstvy Hf_xSi_{1-x}O_y s rôznym pomerom Hf/Si vo vrstve, nanášané pomocou ALD respektíve AVD. Hodnota permitivity stúpala s pribúdajúcim obsahom Hf vo vrstve z hodnoty 15 pre 15 % Hf/(Hf + Si) na 22 pre 80 % Hf/(Hf + Si). Hustota zvodového prúdu taktiež klesala so stúpajúcim obsahom Hf vo vrstve na hodnotu 5×10^{-2} A/cm² pre $EOT \sim 1.3$ nm a 70 % Hf/(Hf + Si).

Ďalšími zaujímavými „high- κ “ kandidátmi pre náhradu SiO₂ sú oxidy vzácnych zemín, ktoré sú na základe termodynamických výpočtov stabilné na Si [15]. Okrem toho majú aj iné výhody: dobrú tepelnú stabilitu, relatívne vysokú hodnotu permitivity (La₂O₃: 28-30, Y₂O₃: 18) a taktiež dostatočné hodnoty ΔE_C a ΔE_V [10, 16]. Veľmi atraktívnou črtou oxidov vzácnych zemín je štruktúra podobná s Si, čo dovoľuje epitaxný rast, ktorý odstraňuje problémy spojené s hranicami zŕn v polykryštalických vrstvách [17]. V prehľadovej práci M. Leskelä et. al [18] nájdeme súhrn vlastností všetkých skúmaných oxidov vzácnych zemín nanášaných rôznymi tenkovrstvovými metódami.

Ďalšou možnou alternatívou pri dosahovaní vyššej hodnoty dielektrickej konštanty je vytvorenie viac zložkových oxidov kovov. V A³⁺B³⁺O₃ štruktúrach, kde A a B predstavujú trojmocné kovové katióny, sa predpokladá perovskitová štruktúra [19]. Perovskitová mriežka obsahuje malé B katióny, ktoré vytvárajú s kyslíkovými susedmi oktaedre a veľké A katióny, ktoré majú kyslíkové koordinačné číslo 12. Heeg et al. [20] sa zaoberali prípravou skandanátov vzácnych zemín ako alternatívnych materiálov pre mikroelektronické aplikácie. Tenké vrstvy skandanátov boli pripravené pomocou metódy pulznej laserovej depozície. Epitaxné vrstvy boli nanosené na podložkách SrRuO₃/SrTiO₃(100) a amorfné vrstvy na Si substrát. Elektrické vlastnosti týchto vrstiev ukazujú, že GdScO₃ vrstvy majú hodnotu permitivity $\kappa \sim 20$ a prierazné napätie sa pohybuje okolo 1 MV/cm. Z meraní optickej absorpcie autori určili šírku zakázaného pásma. Epitaxné vrstvy majú optickú šírku zakázaného pásma $E_G \sim 5.8$ eV a hodnota pre amorfné vrstvy je nižšia $E_G \sim 5.5$ eV. V práci J.M.J. Lopes et. al [21] ukázali hodnotu permitivity pre materiál LaLuO₃, $\kappa > 30$.

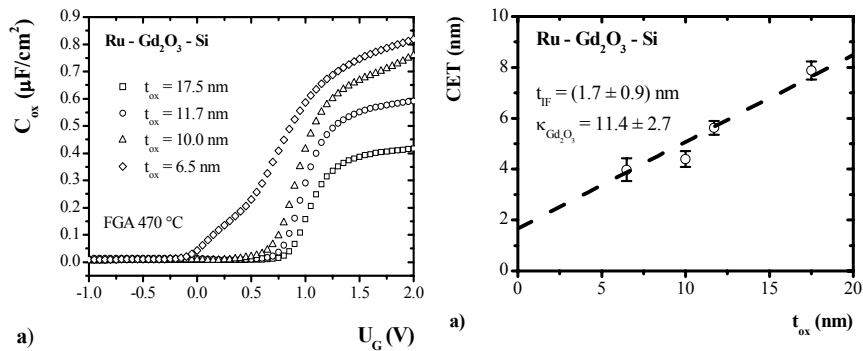
Kovové hradlové vrstvy

Výhodnosť použitia poly-Si ako kovovej elektródy pozostáva vo veľmi jednoduchej kontrole výstupnej práce úrovňou dopovania. Pri použití alternatívnych tenkých dielektrických vrstiev sa ale začínajú prejavovať niektoré nežiaduce efekty [25, 2]:

- nekompatibilita poly-Si s „high- κ “, pri kontakte s Si pre väčšinu uvažovaných materiálov vzniká silikátová medzivrstva,
- prenikanie dopantov B alebo As skrz izolačnú veľmi tenkú vrstvu do oblasti kanála čím sa znehodnotí funkčnosť tranzistora,
- takzvaný poly-depletion efekt, čo znamená nežiaduci prejav prídavnej kapacity vysoko dotovaného poly-Si hradla, ktorá sa pri tenkých dielektrických vrstvách začína prejavovať a je spôsobená priloženým napätím na hradlo.

Pri aplikácii veľmi tenkých izolačných vrstiev v štruktúrach MOS má dôležitú úlohu aj výber novej kovovej hradlovej elektródy. Pre tradične používaný polykryštalický kremík (poly-Si) v štruktúrach MOS pre veľmi tenké vrstvy SiO₂ sa hľadajú náhrady iných kovových materiálov. Musia vyhovovať náročným kritériám z hľadiska dobrej kvality rozhrania s veľmi tenkou izolačnou vrstvou. Hodnota výstupnej práce z kovu musí byť vhodná pre minimalizovanie prahového napätia tranzistora. Kovové hradlo nesmie porušiť stabilitu štruktúry MOS, hustota porúch v izolačnej vrstve a na jej rozhraniach by mala ostať na nízkych hodnotách.

Výber Ru ako kovovej elektródy má dva dôvody: prvý tkvie v pomerne vysokej hodnote výstupnej práce ($\Phi_M = 4.7$ eV, [22]), ktorá je vhodná pre pMOS a druhá pozostáva v metóde prípravy, ktorá je blízka metóde prípravy oxidových vrstiev. Na Elektrotechnickom ústave v Oddelení tenkých vrstiev oxidov sa zaoberáme prípravou ako aj charakterizáciou tenkých kovových Ru vrstiev s hrúbkou niekoľko desiatok nm [23, 24]. Ru sa pripravuje pomocou technológie AIXTRON TriJet™, dodávania prekursora v kvapalnom skupenstve, rozpusteného v organickom rozpúšťadle, (n-oktán), pri teplote depozície 350 °C. Z analýz C-U meraní sa potvrdila vhodnosť Ru ako kovové hradlo pre pMOS tranzistor, keďže výstupná práca sa pohybovala v rozmedzí hodnôt 4.7 – 5.1 eV. Ru vykazuje dobrú tepelnú stabilitu počas žihania vo formovacom plyne (FGA), ako aj počas rýchlotepelného žihania (RTA) v atmosfére N₂.



Obr. 3 a) C - U krivky MOS štruktúry Ru/ Gd_2O_3 /Si rôznych hrúbok dielektrickej vrstvy a b) závislosť CET od t_{ox} pre určenie hodnoty permitivity a hrúbky medzivrstvy SiO_2 .

Ciele dizertačnej práce

Predložená dizertačná práca je zameraná na prípravu a charakterizáciu MOS štruktúr obsahujúcich tenké vrstvy oxidov s vysokou hodnotou relatívnej permitivity a kovovú hradlovú elektródu. Cieľom práce bolo overiť možnosť náhrady používanej dielektrickej vrstvy (SiO_2 , $SiON$, oxidy na báze Hf) alternatívnymi materiálmi. Vlastnosti alternatívnych dielektrických materiálov bolo potrebné analyzovať v štruktúrach, kde namiesto doteraz používanej hradlovej elektródy na báze polykryštalického Si bude použitá kovová elektróda. Hlavné tézy dizertačnej práce sme si určili nasledovne:

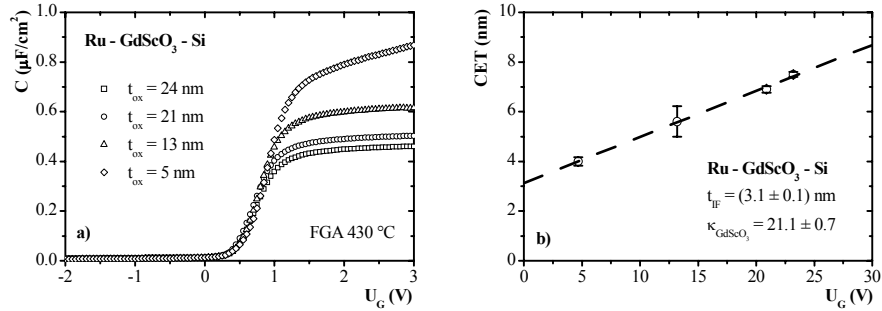
- Analýza elektrických vlastností veľmi tenkých vrstiev $HfSiO_x$ v MOS štruktúrach s Ru hradlovou elektródou.
- Príprava veľmi tenkých dielektrických vrstiev jednozložkových oxidov prvkov vzácnych zemín (Gd_2O_3 , Pr_6O_{11} , Nd_2O_3 ...).
- Príprava veľmi tenkých dielektrických vrstiev na báze viaczložkových oxidov prvkov vzácnych zemín (napr. $GdScO_3$, $LaLuO_3$...).
- Vyhodnotenie vlastností MOS štruktúr, obsahujúcich jednozložkové a viaczložkové tenké vrstvy oxidov prvkov vzácnych zemín a Ru kovové hradlo s ohľadom na ich použitie v budúcej generácii súčiastok CMOS technológie.

Dosiahnuté výsledky

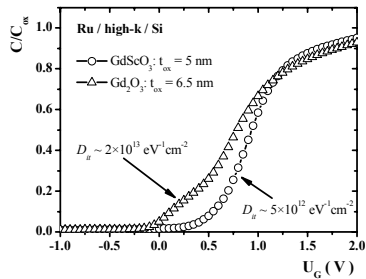
V predloženej práci sme sa venovali príprave a charakterizácii tenkých alternatívnych dielektrických vrstiev s vysokou permitivitou. Pre vyhodnotenie ich vlastností v MOS štruktúrach sme použili hradlovú elektródu na báze Ru. Pre prípravu dielektrických vrstiev sme použili chemické nanášanie z pár organo-kovových zlúčenín. Technický prístup k riešeniu predložených úloh pozostával v úprave existujúceho MOCVD reaktora pre dosiahnutie vhodných podmienok rastu nami vybraných oxidových vrstiev a v optimalizácii podmienok prípravy. Pre vyhodnotenie elektrických vlastností MOS štruktúr sme zostavili komplexné automatizované pracovisko a vypracovali program na ich meranie a analýzu.

V prvej fáze sme sa venovali štúdiu vlastností vrstiev $Hf_{0.75}Si_{0.25}O_y$, ktoré vďaka obsahu SiO_2 tvoria dobré rozhranie v kontakte s Si. vrstvy boli pripravované v rámci spolupráce vo firme Aixtron technikou AVD[®]. Hodnota permitivity bola $\kappa \sim 18$. Ukázalo sa, že post-depozičné spracovanie Ru/ $Hf_{0.75}Si_{0.25}O_y$ /Si štruktúr vo formovacom plyne má silný vplyv na poruchový náboj N_{OX} v $HfSiO_x$ dielektriku a tiež i na hustotu stavov rozhrania D_{it} . Stabilita štruktúr v dusíkovej atmosfére použitím rýchloteplotného žihania (10 s) až do teploty 800 °C nezmenilo podstatne veľkosť poruchového náboja ani hustotu stavov rozhrania.

Ďalším skúmaným materiálom bol Gd_2O_3 , ktorý sme nanášali pomocou MOCVD metódy technikou odparovania organo-kovového prekursora z lodičky umiestnenej v odparovacej časti MOCVD reaktora. Vrstvy mali polykryštalickú kubickú štruktúru stabilnú v kyslíkovej atmosfére do teploty 800 °C. Hrúbka vrstiev bola homogénna s veľkosťou zrna približne 20 nm. Pri vyšetrovaní vrstvy pomocou XPS analýzy sme zistili, že tvorí neželanú silikátovú medzivrstvu $Gd_2Si_2O_7$ i napriek predpokladu stability Gd_2O_3 v kontakte s Si. Z kapacitno-napäťových meraní sme zistili hodnotu permitivity $\kappa \sim 12$ a hrúbku medzivrstvy $t_{IF} \sim 1.7$ nm, Obr. 3.



Obr. 5 a) $C-U$ krivky MOS štruktúry Ru/GdScO₃/Si rôznych hrúbok dielektrickej vrstvy a b) závislosť CET od t_{ox} pre určenie hodnoty permitivity a hrúbky medzivrstvy SiO₂.



Obr. 4 Porovnanie $C-U$ závislosti pre GdScO₃ a Gd₂O₃ vrstvy.

Poruchový náboj sme dokázali znížiť žiňaním vrstiev v kyslíkovej atmosfére pri teplote 500 °C / 30min na hodnotu $N_{OX} \sim 9 \times 10^{10} \text{ cm}^{-2}$. Po post metalizačnom žiňaní vo formovacom plyne sme dosiahli hustotu stavov rozhrania

$D_{it} \sim 3 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$. Z $C-U$ charakteristík sme pre tenkú vrstvu $\sim 6 \text{ nm}$ dostali krivku so zvlnením v oblasti ochudobnenia, čo dokladuje vysoká hodnota D_{it} a dokonca pre hrúbku vrstvy 4 nm sme nedokázali namerať štandardnú $C-U$ charakteristiku. Preto sme použili pri raste vrstvy NH₃ atmosféru, ktorá spôsobila nitrizáciu rozhrania aj vrstvy. Po tejto procedúre sa nám už podarilo namerať štandardnú $C-U$ krivku a taktiež sme docielili zníženie hustoty zvodových prúdov zhruba o 1 rád na hodnotu $J \sim 1.5 \times 10^{-2} \text{ A/cm}^2$ pri napätí $U_G = 1 \text{ V}$.

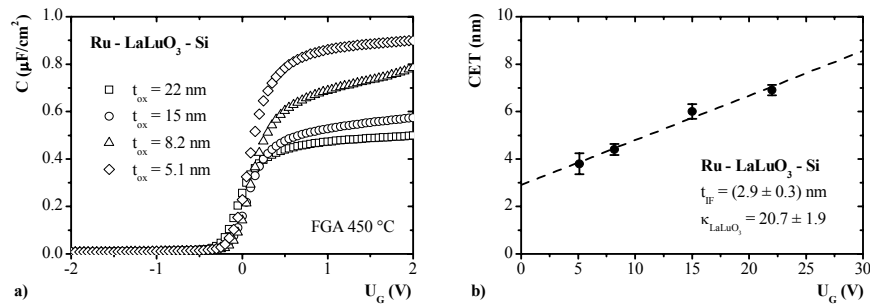
Oxidy vzácnych zemin majú sľubné vlastnosti v súvislosti s náhradou SiO₂ v CMOS technológii, preto ďalšími skúmanými oxidmi boli Pr₆O₁₁ a Nd₂O₃. Pripravili sme ich v spolupráci s MOCVD laboratóriom Chemickej fakulty Univerzity Vilnius. Vrstvy boli pripravené pomocou MOCVD, technikou pulzného vstrekovania prekurzora rozpusteného v organickom rozpúšťadle toluén. Röntgenové charakteristiky vrstiev Pr₆O₁₁ a Nd₂O₃ potvrdili polykrystalickú kubickú štruktúru. Z elektrických meraní sme zistili hodnotu permitivity

$\kappa \sim 14 - 15$, spolu s hrúbkou medzivrstvy $t_{IF} \sim 2 \text{ nm}$. Hodnota permitivity bola iba nepatrne väčšia ako v prípade Gd₂O₃, preto sme sa v ďalšom kroku zamerali na viaczožkové oxidy prvkov vzácnych zemin.

Vrstvy GdScO₃ boli pokračovaním štúdia vlastností vrstiev oxidov vzácnych zemin. Tenké vrstvy GdScO₃ sme nanášali po konštrukčnej úprave MOCVD reaktora technikou vstrekovania prekurzora rozpusteného v organickom rozpúšťadle. Podarilo sa nám stabilizovať amorfnú fázu vrstiev po nanosení, variáciou depozičných podmienok. Z XRD záznamov vidno, že vrstvy sú amorfné aj po rýchlo teplotnom spracovaní počas 10 s v dusíkovej atmosfére až do teploty 1000 °C ako i po tepelnom spracovaní počas 30 min pri teplote 600 °C v atmosfére kyslíka a aj pri ultra vysokom vákuu. Dokonca TEM pozorovanie potvrdilo kvalitne narastenu homogénnu tenkú vrstvu s hrúbkou 4.5 nm a priemerná drsnosť meraná AFM bola len 0.2 nm. Tepelná stabilita vrstiev bola potvrdená i SIMS analýzou, kde vidno iba nepatrné zmeny v homogenite a intenzite jednotlivých signálov hĺbkových profilov. XPS analýza tak isto ako v prípade Gd₂O₃ potvrdila prítomnosť silikátovej medzivrstvy. Navyše sme pozorovali nehomogenitu atomárnych pomerov Sc/Gd vo vrstve, ktorá klesala z hodnoty 4.1 pri povrchu k hodnote 2.9 na rozhraní GdScO₃/Si. Simulácie RBS spektier potvrdili zloženie vrstvy (Sc/Gd) rozdielne ako bol pomer Sc/Gd v roztoku, z ktorého boli vrstvy pripravené, ale aj absenciu difúzie na rozhraní GdScO₃/Si. Pri pomere Sc/Gd = 1 v roztoku sme zo simulácie RBS spektra získali hodnotu Sc/Gd = 2.4. Zo štandardných elektrických meraní sme zistili hodnotu permitivity, ktorá bola $\kappa \sim 21$, Obr. 5

Zmiešaním Sc₂O₃ a Gd₂O₃ sme dokázali nielen pripraviť amorfnú štruktúru oxidovej vrstvy, ale sa nám podarilo zvýšiť hodnotu permitivity. Porovnaním $C-U$ kriviek tenkých vrstiev Gd₂O₃ a GdScO₃ zistíme, že sa podarilo zlepšiť aj hodnotu hustoty stavov rozhrania, keďže na $C-U$ charakteristike pre GdScO₃ nepozorujeme žiadne irregularity oproti Gd₂O₃, Obr. 4

Dosiahli sme tiež nízke hustoty zvodových prúdov, ktorá pre tenkú GdScO₃ klesla o 4 rády. Stabilitu vrstiev sme potvrdili aj $C-U/J-U$ charakteristikami, ktoré sú veľmi citlivé na nepatrné zmeny v štruktúre vrstiev. $C-U$ krivky boli štandardné až do teploty 900 °C (RTA) potom nastala ich degradácia. Pri vyšetovaní parametrov



Obr. 6 a) C - U krivky MOS štruktúry Ru/LaLuO₃/Si rôznych hrúbok dielektrickej vrstvy a b) závislosť CET od t_{ox} pre určenie hodnoty permitivity a hrúbky medzivrstvy SiO₂.

N_{OX} a D_{it} zistíme, že najvhodnejšia teplotná operácia pre zníženie týchto hodnôt je UHV 600 °C respektíve RTA 900 °C. Hustota zvodových prúdov sa pre všetky teplotné operácie v O₂, UHV a N₂ pohybovala na úrovni 1×10^{-6} A/cm² odčítaná pri 1 V pre hodnoty $CET \sim 7$ nm.

Ďalším zo skúmaných tenkých vrstiev viac zložkových oxidov bolo LaLuO₃, ktorého vlastností sú vhodné pre náhradu SiO₂. Z literatúry sme zistili, že hodnota permitivity môže byť pre amorfnú štruktúru až $\kappa > 30$. Po nájdení najvhodnejších podmienok rastu a stabilizácii amorfnej fázy sme z TEM pozorovali vrstvy s nanokryštalickou štruktúrou. Priemerná drsnosť povrchu (RMS) meraná AFM dosiahla hodnoty okolo 1 nm. XRD záznamy ukázali dobrú teplotnú stabilitu podobne ako v prípade GdScO₃. Štruktúra vrstiev ostala amorfná až do 900 °C v N₂ atmosfére použitím rýchloplotného žiňania. Zo simulácii RBS spektier sme zistili, že znížením depozičnej teploty na 450 °C, sa nám podarilo priblížiť sa k pomeru La/Lu vo vrstve 1:1. A taktiež sme nepozorovali žiadnu difúziu prvkov na rozhraní LaLuO₃/Si. Zo SIMS meraní vidno tvorbu silikátovej medzivrstvy, ktorá prerastie do celej vrstvy pri teplote 1000 °C rýchloplotného žiňania v N₂ atmosfére. Elektrické merania ukázali hodnotu permitivity $\kappa \sim 21$, Obr. 6. Hodnota permitivity odpovedá polykryštalickej štruktúre z čoho usudzujeme, že nanokryštalická vrstva veľkosťou zrn približne 5 nm sa začína prejavovať už ako polykryštalická štruktúra. Vyšetrovaním stability vrstiev z elektrických meraní sme zistili, že tenké vrstvy LaLuO₃ sú dobre tepelne stabilné do 700 °C v N₂ (RTA). Hodnota hustoty zvodového prúdu pre $U_G = 1$ V bola stabilná podobne ako v prípade vrstiev GdScO₃ a pohybovala sa od $J \sim 2 \times 10^{-7}$ A/cm² pre $CET \sim 5$ nm do $J \sim 2 \times 10^{-6}$ A/cm² pre $CET \sim 4$ nm.

Nové poznatky a originálne výsledky získané pri riešení problematiky dizertačnej práce

Ukázali sme, že post-depozičné spracovanie MOS štruktúr na báze HfSiO_x a kovového hradla Ru má silný vplyv na veľkosť poruchového náboja v dielektrickej vrstve a na hustotu stavov rozhrania. Štruktúra sa ukázala stabilná pri rýchlom tepelnom žiňaní do teploty 800 °C. Výsledky boli publikované v práci K. Fröhlich, R. Lupták a kol. J. of the Electrochemical Soc., **153**, (2006), F176.

Technológiou MOCVD sme ako jedna z prvých výskumných skupín pripravili MOS štruktúry obsahujúce veľmi tenké dielektrické vrstvy na báze prvkov vzácnych zemín a kovové hradlo. Pre jednotlivé materiály sme zistili, že:

- Je možné pripraviť veľmi tenké dielektrické vrstvy Gd₂O₃ technológiou MOCVD. Vrstvy majú permitivitu 12. Na rozhraní s kremíkom sme identifikovali amorfnú medzivrstvu silikátu Gd. Ukázali sme, že je možné pripraviť veľmi tenké vrstvy Gd₂O₃ za prítomnosti NH₃. Tieto vrstvy s hrúbkou okolo 3 nm mali dobré dielektrické vlastnosti a viac než o 1 rád nižšiu hustotu zvodových prúdov ako vrstvy pripravené bez prítomnosti NH₃. Časť výsledkov boli publikované v práci R. Lupták a kol., Microelectronic Engineering, **80**, (2005), 154.
- Zistili sme, že veľmi tenké vrstvy Nd₂O₃ pripravené MOCVD technológiou majú amorfný charakter pre hrúbky do 10 nm. Permitivita jednozložkových oxidových vrstiev na báze Nd₂O₃ a Pr₆O₁₁ je len o niečo vyššia ako v prípade Gd₂O₃. Ukázali sme, že post-depozičným spracovaním je možné znížiť hustotu pascí rozhrania a poruchový náboj v oxidovej vrstve. Výsledky boli publikované v práci K. Fröhlich, R. Lupták a kol., Mat. Science in Semicon. Processing, **9**, (2006), 1065.
- Ukázali sme, že veľmi tenké vrstvy na báze viaczložkových oxidov GdScO₃ a LaLuO₃ s vysokou permitivitou sa dajú pripraviť technológiou MOCVD pomocou vstrekovania prekurzorov rozpustených

v organickom rozpúšťadle. Permittivita viaczložkových oxidových vrstiev je vyššia ako pre jednozložkové vrstvy. Zistili sme, že post-depozičným spracovaním je možné znížiť hustotu pascí na rozhraní a najmä veľkosť poruchového náboja v oxidovej vrstve. Vrstvy GdScO₃ preukázali veľmi dobrú tepelnú stabilitu, keď kryštalizovali až pri teplote 1100 °C a hustota zvodových prúdov zostala aj po žíhaní pri 900 °C nezmenená. Tieto výsledky chceme po spracovaní publikovať.

Na základe získaných poznatkov sa domnievame, že tenké vrstvy GdScO₃ a LaLuO₃ sú perspektívne ako alternatívne dielektrické vrstvy pre budúcu generáciu súčiastok v CMOS technológii. Pre ich rast pomocou MOCVD bude však potrebné optimalizovať technológiu, najmä s ohľadom na prvkové zloženie a prítomnosť nečistôt, hlavne uhlíka. Hodnota permitivity pre GdScO₃ aj LaLuO₃ je 21. Táto hodnota je postačujúca v spojení s dobrou teplotnou stabilitou vrstiev a nízkymi hustotami zvodových prúdov. Treba sa ale vysporiadať s hrúbkou medzivrstvy, ktorá nedovoľuje dosiahnuť nízke hodnoty *EOT*. K tomu je potrebné urobiť výskum úpravy povrchu Si substrátu pred samotnou depozičiou i jeho kontrolu počas rastu.

Summary

Present PhD thesis entitled “**Study of properties of the materials for advanced MOS structures**” is focused on the preparation and characterization of MOS structure composed of thin high- κ gate dielectric films and metal gate. The aim of the work is to identify suitable candidate for replacement of currently used gate dielectrics in CMOS technology (SiO₂, SiON, Hf-based oxides) by an alternative material. Properties of the alternative dielectrics have been analysed using a MOS structure with metal gate. Following goals were specified:

- Analysis of electrical properties of ultra thin HfSiO_x layers using the MOS structure with Ru gate electrode
- Preparation of ultra thin dielectric layers based on rare earth binary (Gd₂O₃, Pr₆O₁₁, Nd₂O₃ ...) and ternary (e.g. GdScO₃, LaLuO₃ ...) oxides
- Evaluation of the MOS structure properties with binary and ternary thin rare earth oxides and Ru metal gate electrode considering their application in the next generation CMOS technology

In the present work, we report results on thin oxides high- κ films prepared by metal organic chemical vapour deposition (MOCVD) method. We used two techniques: thermal evaporation of the powder precursor in an evaporation part of low-pressure hot-wall quartz tube MOCVD reactor and pulsed injection MOCVD technique where precursor is dissolve in toluene and deliver in a low-pressure hot-wall quartz tube MOCVD reactor.

It was shown that post deposition treatment of MOS structure with HfSiO_x gate dielectric and Ru metal gate has a strong influence on the fixed oxide charge in the dielectric layer and the interface state density as well. Structures were stable upon rapid thermal annealing (RTA) up to to 800 °C. The results were published in K. Fröhlich, R. Lupták et al., J. of the Electrochemical Soc., **153**, (2006), F176.

To our knowledge, we were one of the first research groups that prepare MOS structure with ultra thin dielectric film based on the rare earth elements and metal gate using MOCVD technology. Following results were achieved:

The growth of thin dielectric films of Gd₂O₃ by the MOCVD technology was demonstrated. Films showed relative permittivity of 12. Amorphous interfacial layer of gadolinium silicate was identified at the interface with silicon. We demonstrated the possibility to deposit thin Gd₂O₃ films in presence of NH₃. Thin films with thickness of about 3 nm show good dielectric properties and more than 1 order of magnitude lower leakage current density compare to the films prepared without NH₃. Part of the results was publishing in R. Lupták et al., Microelectronic Engineering, **80**, (2005), 154.

It was found that ultra thin Nd₂O₃ layers prepared by pulsed injection MOCVD technique are amorphous up to the thickness of 10 nm. Permittivity of binary oxides based on Nd₂O₃ and Pr₆O₁₁ was found to be only slightly higher than that of Gd₂O₃. We have demonstrated the decrease of interface states density and the fixed oxide charge by post-deposition treatments. The results were publishing in K. Fröhlich, R. Lupták et al., Mat. Science in Semicon. Processing, **9**, (2006), 1065.

We succeeded in the deposition of thin ternary oxides GdScO₃ and LaLuO₃ using pulsed injection MOCVD technique. The value of permittivity was found to be almost two times higher than that of binary oxides. Further, decreasing of the interface states density and fixed oxide charge was observed. GdScO₃ layers show very good

thermal stability as the crystallization starts at as high temperature as 1100 °C with unchanged leakage current density up to 900 °C. These results will be published.

Based on the obtained information, we believe that thin GdScO₃ and LaLuO₃ films are perspective dielectric materials for future generation of the devices in CMOS technology. However, it is necessary to optimise the deposition condition of MOCVD regarding composition and impurities, such as carbon, in the films. High permittivity together with excellent thermal stability and low leakage current density of GdScO₃ and LaLuO₃ make this materials promising for future CMOS technology.

Zoznam použitej literatúry

- [1] International Technology Roadmap for Semiconductors, 2007 update. Dostupné na internete: <<http://public.itrs.net>>.
- [2] G.D. Wilk, R.M. Wallace, J. Anthony, *High-k Gate Dielectrics: Current Status and Materials Properties Considerations*, Journal of Applied Physics, **89**, (2001), 5243-5275.
- [3] E.P. Gusev, E. Cartier, D.A. Buchanan, M. Gribelyuk, M. Copel, H. Okorn-Schmidt, C.D. Emic, *Ultrathin high-k metal oxides on silicon: processing, characterization and integration issues*, Microelectronic Engineering, **59**, (2001), 341-349.
- [4] D.G. Schlom, J.H. Haeni, A thermodynamic approach to selecting alternative gate dielectrics, MRS Bulletin, **27**, (2002), 198-202.
- [5] J. Robertson, *Electronic structure and band offsets of high-dielectric constant gate oxides*, MRS Bulletin, **27**, (2002), 217-221.
- [6] J. Robertson, *High dielectric constant gate oxides for metal oxide Si transistor*, Reports on Progress in Physics, **69**, (2006), 327-396.
- [7] E.P. Gusev, C. Cabral Jr., M. Copel, C. D'Emic, M. Gribelyuk, *Ultrathin HfO₂ films grown on silicon by atomic layer deposition for advance gate dielectrics applications*, Microelectronic Engineering, **69**, (2003), 145-151.
- [8] S. Guha, E. Cartier, N.A. Bojarczuk, J. Bruley, L. Cignac, J. Karasinski, *High-quality aluminum oxide gate dielectrics by ultra-high-vacuum reactive atomic-beam deposition*, Applied Physics Letter, **90**, (2001), 512-514.
- [9] <http://www.intel.com/technology/silicon/45nm_technology.htm>
- [10] J. Robertson, *Band offsets of wide-band-gap oxides and implications for future electronic devices*, The Journal of Vacuum Science and Technology B, **18**, (2000), 1785-1791.
- [11] J. Zhu, Y.R. Li, Z.G. Liu, *Fabrication and characterization of pulsed laser deposited HfO₂ films for high-κ gate dielectric applications*, Journal of Physics D: Applied Physics, **37**, (2004), 2896-2900.
- [12] C. Wiemer, S. Ferrari, M. Fanciulli, G. Pavia, L. Lutterotti, *Combining grazing incidence X-ray diffraction and X-ray reflectivity for the evaluation of the structural evolution of HfO₂ thin films with annealing*, Thin Solid Films, **450**, (2004), 134-137.
- [13] Y. Senzaki, S. Park, H. Chatham, L. Bartholomew, *Atomic layer deposition of hafnium oxide an hafnium silicate thin films using liquid precursors and ozone*, The Journal of Vacuum Science and Technology A, **22**, (2004), 1175-1181.
- [14] S. Van Elshocht, U. Weber, T. Conard, V. Kaushik, M. Houssa, S. Hyun, B. Seitzinger, P. Lehnen, M. Schumacher, J. Lindner, M. Caymax, S. De Gendt, M. Heyns, *Electrical characterization of capacitors with AVD-deposited hafnium silicates as high-κ gate dielectric*, Journal of The Electrochemical Society, **152**, (2005), F185-F189.
- [15] K.J. Hubbard, D.G. Schlom, *Thermodynamic stability of binary oxides in contact with silicon*, Journal of Materials Research, **11**, (1996), 2757-2776.
- [16] K. Kwo, M. Hong, A.R. Kortan, K.L. Queeney, Y.J. Chabal, R.L. Opila, Jr., D.A. Muller, S.N. G. Chu, B.J. Sapieta, T.S. Lay, J.P. Mannaerts, T. Boone, H.W. Krautter, J.J. Krajewski, A.M. Sergnt, J.M. Rosamilia, *Properties of high kgate dielectrics Gd₂O₃ and Y₂O₃ for Si*, Journal of Applied Physics, **89**, (2001), 3920-3926.
- [17] M. Leskelä, M. Ritala, *Rare-earth oxide thin films as gate oxides in MOSFET transistors*, Journal of Solid State Chemistry, **171**, (2003), 170-174.
- [18] M. Leskelä, K. Kukli, M. Ritala, *Rare-earth oxide thin films as gate oxides in microelectronics*, Journal of Alloys and Compounds, **418**, (2006), 27-34.
- [19] M.R. Levy, B.C.H. Steel, R.W. Grimes, *Divalent cation solution in A³⁺B³⁺O₃ perovskites*, Solid State Ionics, **175**, (2004), 349-352.
- [20] T. Heeg, M. Wagner, J. Shubert, Ch. Buchal, M.Boese, M. Luysberg, E. Cicerrella, J.L. Freeouf, *Rare-earth scandate single- and multi-layer thin films as alternative gate oxides for microelectronic applications*, Microelectronic Engineering, **80**, (2005), 150-153.
- [21] J.M.J. Lopes, M. Roeckerath, T. Heeg, J. Schubert, U. Littmark, S. Mantl, A. Besmehn, P.Myllymäki, L. Niinistö, C. Adamo, D.G. Schlom, *Amorphous lanthanum lutetium oxide thin films as an alternative high-k material*, The Electrochemical Society Transactions, **11**, (2007), 311-318.
- [22] H.B. Michaelson, *The work function of the elements and its periodicity*, Journal of Applied Physics, **48**, (1977), 4729-4733.

- [23] K. Fröhlich, K. Hušková, D. Machajdík, J.C. Hooker, N. Perez, M. Fanciulli, S. Ferrari, C. Wiemer, A. Dimoulas, G. Vellianitis, F. Roozeboom, *Ru and RuO₂ gate electrodes for advanced CMOS technology*, Materials Science and Engineering B, **109**, (2004), 117-121.
- [24] M. Ťapajna, P. Písečný, R. Lupták, K. Hušková, K. Fröhlich, L. Harmatha, J.C. Hooker, F. Roozeboom, J. Jergel, *Application of Ru-based gate materials for CMOS technology*, Materials Science in Semiconductor Processing, **7**, (2004), 271-276.
- [25] G.D. Wilk, R.M. Wallace, *High-k Gate Dielectric Materials*, MRS Bulletin, **27**, (2002), 192-197.

Publikácie autora

1. Fröhlich, K., **Lupták, R.**, Dobročka, E., Hušková, K., Čičo, K., Rosová, A., Lukosius, M., Abrutis, A., Písečný, P., and Espinós, J.P.: *Characterization of rare earth oxides based MOSFET gate stacks prepared by metal-organic chemical vapour deposition*, Materials Science in Semiconductor Processing, **9**, (2006), 1065-1072.
2. Ťapajna, M., Hušková, K., Machajdík, D., Kobzev, A. P., Schram, T., **Lupták, R.**, Harmatha, L., and Fröhlich, K.: *Electrical properties and thermal stability of MOCVD grown Ru gate electrodes for advanced CMOS technology*, Microelectronic Engineering, **83**, (2006), 2412-2416.
3. Fröhlich, K., **Lupták, R.**, Hušková, K., Čičo, K., Ťapajna, M., Weber, U., Baumann, P.K., Lindner, J., and Espinós, J.P.: *Properties of Ru/Hf_xSi_{1-x}O_y/Si metal oxide semiconductor gate stack structures grown by atomic vapor deposition*, Journal of the Electrochemical Society, **153**, (2006), F176-F179.
4. **Lupták, R.**, Fröhlich, K., Rosová, A., Hušková, K., Ťapajna, M., Machajdík, D., Jergel, M., Espinós, J.P., and Mansilla, C.: *Growth of gadolinium oxide films for advanced MOS structure*, Microelectronic Engineering, **80**, (2005), 154-157.
5. Španková, M., Vávra, I., Chromik, Š., Harasek, S., **Lupták, R.**, Šoltýs, J., and Hušková, K.: *Structural properties of Y₂O₃ thin films grown on Si(100) and Si(111) substrates*, Materials Science and Engineering B, **116**, (2005), 30-33.
6. Fröhlich, K., Hušková, K., Machajdík, D., **Lupták, R.**, Ťapajna, M., Hooker, J.C., Roozeboom, F., Kobzev, A.P., Wiemer, C., Ferrari, C., Fanciulli, M., Rossel, C., and Cabral, C. Jr.: *Preparation of SrRuO₃ films for advanced CMOS metal gates*, Materials Science in Semiconductor Processing, **7**, (2004), 265-269.
7. Ťapajna, M., Písečný, P., **Lupták, R.**, Hušková, K., Fröhlich, K., Harmatha, L., Hooker, J.C., Roozeboom, F., and Jergel, M.: *Application of Ru-based gate materials for CMOS technology*, Materials Science in Semiconductor Processing, **7**, (2004), 271-276.
8. Fröhlich, K., Machajdík, D., Cambel, V., **Lupták, R.**, Pignard, S., Weiss, F., Baumann, P., and Lindner, J.: *Substrate dependent growth of highly conductive RuO₂ films*, Journal de Physique, **11**, (2001), Pr11-77-81.

Citácie publikovaných článkov

Fröhlich, K., **Lupták, R.**, Dobročka, E., Hušková, K., Čičo, K., Rosová, A., Lukosius, M., Abrutis, A., Písečný, P., and Espinós, J.P.: *Characterization of rare earth oxides based MOSFET gate stacks prepared by metal-organic chemical vapour deposition*, Materials Science in Semiconductor Processing, **9**, (2006), 1065-1072.

1. Kukli, K.: Chemical Vapour Deposition, **13**, (2007), 546.
2. Dabrowski, J.: Journal of the Electrochemical Society, **155**, (2008), G97.
3. Losurdo, M.: Journal of the Electrochemical Society, **155**, (2008), G44.

Lupták, R., Fröhlich, K., Rosová, A., Hušková, K., Ťapajna, M., Machajdík, D., Jergel, M., Espinós, J.P., and Mansilla, C.: *Growth of gadolinium oxide films for advanced MOS structure*, Microelectronic Engineering, **80**, (2005), 154-157.

4. Kukli, K.: Chemical Vapour Deposition, **13**, (2007), 546.
5. Stephen, J.J.: Dissertation, Raleigh, NC, (2007), p.174.

Španková, M., Vávra, I., Chromík, Š., Harasek, S., **Lupták, R.**, Šoltýs, J., and Hušková, K.: *Structural properties of Y_2O_3 thin films grown on Si(100) and Si(111) substrates*, Materials Science Engineering B, **16**, (2005), 30-33.

6. Goto, T.: Surface and Coatings Technology, **201**, (2007), 5776-5781.

Řapajna, M., Písečný, P., **Lupták, R.**, Hušková, K., Fröhlich, K., Harmatha, L., Hooker, J.C., and Roozeboom, F., and Jergel, M.: *Application of Ru-based gate materials for CMOS technology*, Materials Science in Semiconductor Processing, **7**, (2004), 271-276.

7. Manke, C.: Microelectronic Engineering, **82**, (2005), 242-247.

8. Manke C.: Electrochemical Society Proceedings, **5**, (2005), 207. (non-SCI)

9. Weber U.: Electrochemical Society Proceedings, **5**, (2005), 293. (non-SCI)

10. Lu, Y.K.: Microelectronic Engineering, **83**, (2006), 371-375.

11. Buc, D.: Chemical Physics Letters, **429**, (2006), 617-621.

12. Yim, S.-S.: Applied Physics Letters, **89**, (2006), Art. No. 093115.

13. Zhang, M.: Journal of Vacuum Science and Technology A, **25**, (2007), 775.

14. Li, H.: Journal of the Electrochemical Society, **154**, (2007), D642-D647.

15. Park, S.J.: Microelectronic Engineering, **85**, (2008), 39.

Fröhlich, K., Machajdík, D., Cambel, V., **Lupták, R.**, Pignard, S., Weiss, F., Baumann, P., and Lindner, J.: *Substrate dependent growth of highly conductive RuO_2 films*, Journal de Physique, **11**, (2001), Pr11-77-81.

16. Halley, D.: Materials Science and Engineering B, **109**, (2004), 113.